

BUNDEREPUBLIK DEUTSCHLAND

PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)



REC'D 26 AUG 2003
WIPO PCT

Prioritätsbescheinigung über die Einreichung einer Patentanmeldung

BEST AVAILABLE COPY

Aktenzeichen: 102 36 466.4

Anmeldetag: 08. August 2002

Anmelder/Inhaber: Siemens Aktiengesellschaft, München/DE

Bezeichnung: Verfahren zur Herstellung von hochfrequenz-
technisch verwend-baren elektrischen Leitungs-
strukturen

IPC: H 01 P 11/00

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprüng-
lichen Unterlagen dieser Patentanmeldung.

München, den 13. August 2003
Deutsches Patent- und Markenamt
Der Präsident
Im Auftrag

Remus

Beschreibung

Verfahren zur Herstellung von hochfrequenztechnisch verwendbaren elektrischen Leitungsstrukturen

5

Die Erfindung betrifft ein Verfahren zur Herstellung von hochfrequenztechnisch verwendbaren elektrischen Leitungsstrukturen auf einem Leitungsstrukturträger.

10

In der heutigen Leiterplattentechnik sind recht große Strukturen für Resonatoren, Bandpässe, Bandsperren und auch für Spiralinduktivitäten erforderlich. Bei Anwendungen mit dünnen Isolationsschichten beispielsweise in der Größenordnung von 50 μm erlauben die bisher vorhandenen relativ hohen Lei-

15

terbahntoleranzen für Serienprodukte oft nicht die Verwendung von Mikrostreifenleitern. Auf jeden Fall sind die Verwendungsmöglichkeiten von Mikrostreifenleitern durch die relativ hohen Leiterbahntoleranzen stark eingeschränkt. Für hochfrequenztechnische Anwendungen beispielsweise sind sie derzeit nicht geeignet. Bei Anwendungen mit Keramiken werden bei der Fertigung im Vergleich zu als Leitungsstrukturträger dienende Leiterplatten lange Durchlaufzeiten benötigt. Außerdem ist die Ausbeute bei der Verwendung von Keramiken im Vergleich zu den Leiterplatten deutlich ungünstiger. Weiter eignet sich

20

25

Keramik nicht als optischer Träger.

30

Zur Vermeidung der großen Strukturen für Resonatoren, Bandpässe, Bandsperren und auch für Spiralinduktivitäten wurden bisher aus Platzgründen Bauteile auf der Oberfläche der Leiterplatte eingesetzt. Durch diese Bauteile waren dann die Kosten erhöht. Dazu kamen noch die Kosten für das Setzen der Bauteile auf die Leiterplatte. Ein weiterer Nachteil war, dass Bestückfläche für die Bauteile auf der Oberfläche der Leiterplatte bereitgestellt werden musste.

35

Es wurde zwar schon auf sogenannten FR4-Leiterplatten bei genügend großen vorhandenen Flächen im HF-Teil Mikrostreifen-

leiter verwendet. Dies beschränkte sich aber insbesondere auf Flächenstellen, die einen vergleichsweise großen Lagenabstand von z. B. > 100 µm zu den HF-Strukturen hatten. Toleranzen in den Leiterbahnen konnten bei diesen Lagenabständen akzeptiert werden.

Aufgabe der vorliegenden Erfindung ist es, ein Verfahren zur Herstellung von hochfrequenztechnisch verwendbaren elektrischen Leitungsstrukturen auf einem Leitungsstrukturträger mit Lageabständen wesentlich kleiner als 100 µm unter Verwendung von Mikrostreifenleitern anzugeben.

Diese Aufgabe wird erfindungsgemäß durch ein Verfahren gelöst, dass die im Anspruch 1 angegebenen Verfahrensschritte aufweist.

Danach erfolgt eine Kombination von Laserstrukturierungsmethode und Ätzmethode in Verbindung mit einem Resist mit hoher Haftfestigkeit, das zumindest bezüglich des Laserns bei der Laserstrukturierungsmethode, des Ätzens bei der Ätzmethode und seiner maximal dünnen Aufbringbarkeit auf den Leitungsstrukturträger Eigenschaften hat, die mindestens denen von chemisch Zinn oder einem amorphen Resist entsprechen.

Chemisch Zinn kann in einer Stärke von ca. 1 µm aufgetragen werden. Ein amorphes Resist kann sogar nur in einer Stärke von deutlich kleiner 20µm aufgetragen werden. Je dünner ein Resist aufgetragen werden kann, umso besser ist es für das vorliegende Verfahren. Bisherige Resiste wiesen eine Schichtstärke von deutlich größer 20 µm auf. Die wesentlich dünneren Resiste ermöglichen das Lasern in einer wesentlich exakteren Weise. Bei einem optimierten Fertigungsprozess sind damit Strukturen bis in den 20- bzw. 10 µm-Bereich und kleiner möglich. Diese feinen Strukturen ermöglichen das Ausbilden von hochfrequenztechnisch verwendbaren elektrischen Leitungsstrukturen, die ansonsten benötigte herkömmliche Bauteile mit den entsprechenden Nachteilen ersetzen. Im Einzelnen können

die Leitungsstrukturen in der Weise ausgebildet werden, dass sie hochfrequenztechnisch wirksame Kondensatoren, Spulen und Widerstände mit jeweils gewünschten Werten auf kleinstem Raum bilden. Die Laserstrukturierungsmethode erlaubt dabei eine
5 Strukturierung z. B. gegenüber fototechnischen Verfahren in relativ einfacher Weise und trotzdem mit hoher Geschwindigkeit. Die Kombination von einer Laserstrukturierungsmethode mit einer Ätzmethode hat weiter den Vorteil, dass vollflächige Bereiche gleichzeitig mit dem Wegnehmen anderer Bereiche
10 entfernt werden können. Dies erspart Zeit, ist aber auch häufig nötig, damit die hochfrequenztechnisch verwendeten elektrischen Leitungsstrukturen durch die möglicherweise durch die vollflächigen Bereiche vorhandenen elektrischen Spannungsfelder nicht negativ beeinflusst werden.

15

Insgesamt lassen sich durch dieses Verfahren strukturierte Leiterbahnen mit geringen Toleranzen auf den Innenlagen oder auch auf den Außenlagen einer Leiterplatte als Mikrostreifenleiter mit nahezu beliebigen Funktionen über den gesamten
20 Fertigungsnutzen realisieren. Die Leiterbahnenbreite lässt sich fast beliebig eingrenzen. Heute sind bereits Toleranzen von $< \pm 5 \mu\text{m}$ möglich. Früher lagen typische Toleranzen im Bereich der Größen von $\pm 25 \mu\text{m}$.

Vorteilhafte Ausgestaltungen der Erfindung sind Gegenstand von Unteransprüchen.

Danach wird als ein Leitungsstrukturträger ein FR 4-Trägermaterial verwendet. Dieses Material ist bekannt und kosten-
30 günstig.

Der Vorteil von chemisch Zinn oder von einem amorphen Resist ist, dass in Verbindung mit einer Kombination aus einer Laserstrukturierungsmethode und einer Ätzmethode hochfrequenz-
35 technisch verwendbare elektrische Leitungsstrukturen realisierbar sind.

Nachfolgend wird die Erfindung anhand einer Zeichnung näher erläutert. Darin zeigen:

- Figur 1 einen prinzipiellen Verfahrensablauf des
5 Verfahrens gemäß der Erfindung,
Figur 2 einen Teil einer größeren nach dem Verfahren gemäß der Figur 1 hergestellten Leiterplattenstruktur im Querschnitt mit einer hochfrequenztechnisch verwendbaren und
10 einer nicht hochfrequenztechnisch verwendbaren Leitungsstruktur,
Figur 3 einen Größenvergleich zwischen einer Leitungsstruktur gemäß der Erfindung und gemäß einer entsprechenden herkömmlichen
15 Technik,
Figuren 4 bis 7 eine schrittweise Realisierung einer erfindungsgemäß hergestellten Spule,
Figuren 8 bis 10 eine seitliche Darstellung dreier fertiger Anwendungen in einer Leiterplatte, die gemäß der Erfindung realisiert worden sind,
20 Figuren 11 und 12 weitere Anwendungen gemäß der Erfindung,
Figuren 13 bis 16 Anwendungsbeispiele gemäß der Erfindung bezüglich eines Kondensators, einer Spule, eines Widerstandes und eines Feuchtesens-
25 sors.

Das in der Figur 1 gezeigte partielle Laser strukturierte Leiterbild (PHDI: Partial High Density Interconnection) zeigt einen Leitungsstrukturträger 1 (Substrat, z.B. eine FR4-
30 Leiterplatte), dessen Oberfläche in einer anfänglichen Beschichtungphase in einer solchen entsprechenden Weise vorbehandelt wird, dass eine dünne Lage chemisch Kupfer aufgebracht werden kann. In einer nachfolgenden elektrolytischen Beschichtung wird dann eine weitere Kupferschicht, in dem
35 vorliegenden Ausführungsbeispiel mit einer Gesamtschichtstärke von bis zu 20 μm , aufgebracht. Im Anschluss daran wird ei-

ne dünne Resist-Schicht, hier bestehend aus chemisch Zinn mit einer Schichtstärke von ca. 1 μm , aufgebracht.

Nach der Beschichtungsphase folgt eine Strukturierungsphase.

- 5 Die Strukturierung wird gemäß der Figur 1 mit einem Laser durchgeführt. In der Strukturierungsphase wird mit dem Laser an denjenigen Stellen, an denen später die unterhalb der chemisch Zinn-Schicht liegende Kupferschicht abgetragen werden soll, die chemisch Zinn-Schicht weggefräst.

10

Nach der Strukturierungsphase wird, wie gerade angedeutet, die freigelegte Kupfer-Schicht weggeätzt. Abschließend wird die noch vorhandene chemisch Zinn-Schicht weggestrippt.

- 15 In der Figur 2 ist im linken oberen Bereich eine erfindungsgemäße Leitungsstruktur gezeigt, während im mittleren Bereich eine herkömmliche Leitungsstruktur gezeigt ist.

- 20 Figur 3 zeigt Größenverhältnisse, wenn eine vorgegebene Leitungsstruktur gemäß der Erfindung und gemäß einer herkömmlichen Technik realisiert ist.

- In den Figuren 4 bis 7 ist die schrittweise Realisierung einer mit einem Mikrostreifenleiter realisierte Spule gemäß der Erfindung wiedergegeben. Dabei ist in der Figur 4 eine Kupferfläche mit einer Kantenlänge von 1 mm dargestellt. Die Kupferfläche wird in den einzelnen Fertigungsschritten mit einem Laser strukturiert. In der Figur 5 ist bereits eine Spule in Form einer Schnecke zu erkennen. In der Figur 6 wurden die störenden Eckflächen entfernt. In der Figur 7 ist die Spule fertig.
- 30

- In den Figuren 8 bis 10 sind nochmals in einer jeweiligen seitliche Darstellung fertige Anwendungen basierend hier jeweils auf Spulen dargestellt. Die Form und Größe der Figuren können beliebig gewählt werden. In den dargestellten Ausführungsbeispiel wurde jeweils die kompakteste Form gewählt.
- 35

In der Figur 11 ist eine mögliche Anwendung innerhalb der Leiterplatte unterhalb eines Bauteils gezeigt. Bei der dargestellten Form wird keine Bestückfläche der Leiterplatte benötigt. Die Spule könnte auch an beliebigen anderen Stellen im Layout untergebracht sein.

In der Figur 12 ist eine Anwendung als Kondensatoren unterhalb eines Anschlussflächenstückes (Pad) gezeigt. Durch die Verwendung von geeigneten Isolierschichten und geringen Schichtdicken herunter z. B. bis zu 25 μm können so Kondensatoren im Bereich bis zu z. B. 20 pF auf kleinstem Raum realisiert sein. Diese Kondensatoren haben zusätzlich den Vorteil, dass sie kaum induktiv wirken.

15

Figur 13 zeigt eine Anwendung bezüglich eines HF-Kondensators. Figur 14 zeigt eine Anwendung bezüglich einer HF-Spule. Figur 15 zeigt eine Anwendung bezüglich eines HF-Widerstandes und Figur 16 zeigt eine Anwendung bezüglich eines Feuchtesensors.

20

Patentansprüche

1. Verfahren zur Herstellung von hochfrequenztechnisch verwendbaren elektrischen Leitungsstrukturen auf einem Leitungsstrukturträger, dadurch gekennzeichnet, dass eine Kombination von Laserstrukturierungsmethode und Ätzmethode angewandt wird unter Einsatz eines Resistes, das zumindest bezüglich des Laserns bei der Laserstrukturierungsmethode, des Ätzens bei der Ätzmethode und seiner maximal dünnen Aufbringbarkeit auf den Leitungsstrukturträger Eigenschaften hat, die mindestens denen von chemisch Zinn oder einem amorphen Resist entsprechen.
2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, dass als Leitungsstrukturträger ein FR4-Trägermaterial verwendet wird.
3. Verfahren nach Anspruch 1 oder 2, dadurch gekennzeichnet, dass als Resist chemisch Zinn oder ein amorphes Resist verwendet wird.
4. Verfahren nach einem der vorherigen Ansprüche, dadurch gekennzeichnet, dass zumindest in einem Umfeld von hochfrequenztechnisch verwendbaren elektrischen Leitungsstrukturen zumindest großflächig verbleibende elektrische Leitungsstrukturen beseitigt werden.

Zusammenfassung

Verfahren zur Herstellung von hochfrequenztechnisch verwendbaren elektrischen Leitungsstrukturen

5

Es wird ein Verfahren zur Herstellung von hochfrequenztechnisch verwendbaren elektrischen Leitungsstrukturen auf einem Leitungsstrukturträger mit Lageabständen wesentlich kleiner als 180 μm , z.B. 30 μm , unter Verwendung von Mikrostreifenleitern angegeben. Gemäß diesem Verfahren erfolgt eine Kombination von einer Laserstrukturierungsmethode mit einer Ätzmethode in Verbindung mit einem Resist, das zumindest bezüglich des Laserns bei der Laserstrukturierungsmethode, des Ätzens bei der Ätzmethode und seiner maximal dünnen Aufbringbarkeit auf den Leitungsstrukturträger Eigenschaften hat, die mindestens denen von chemisch Zinn oder einem amorphen Resist entsprechen.

10

15

Figur 1

20

FIG 1

Beschichtungsphase:

Vorbehandlung
Chemisch Kupfer (Cu)
Elektrolytische Beschichtung Cu
Chemisch Zinn (Sn)

Strukturierungsphase:

Phase:

Cu ätzen
Sn stripfen

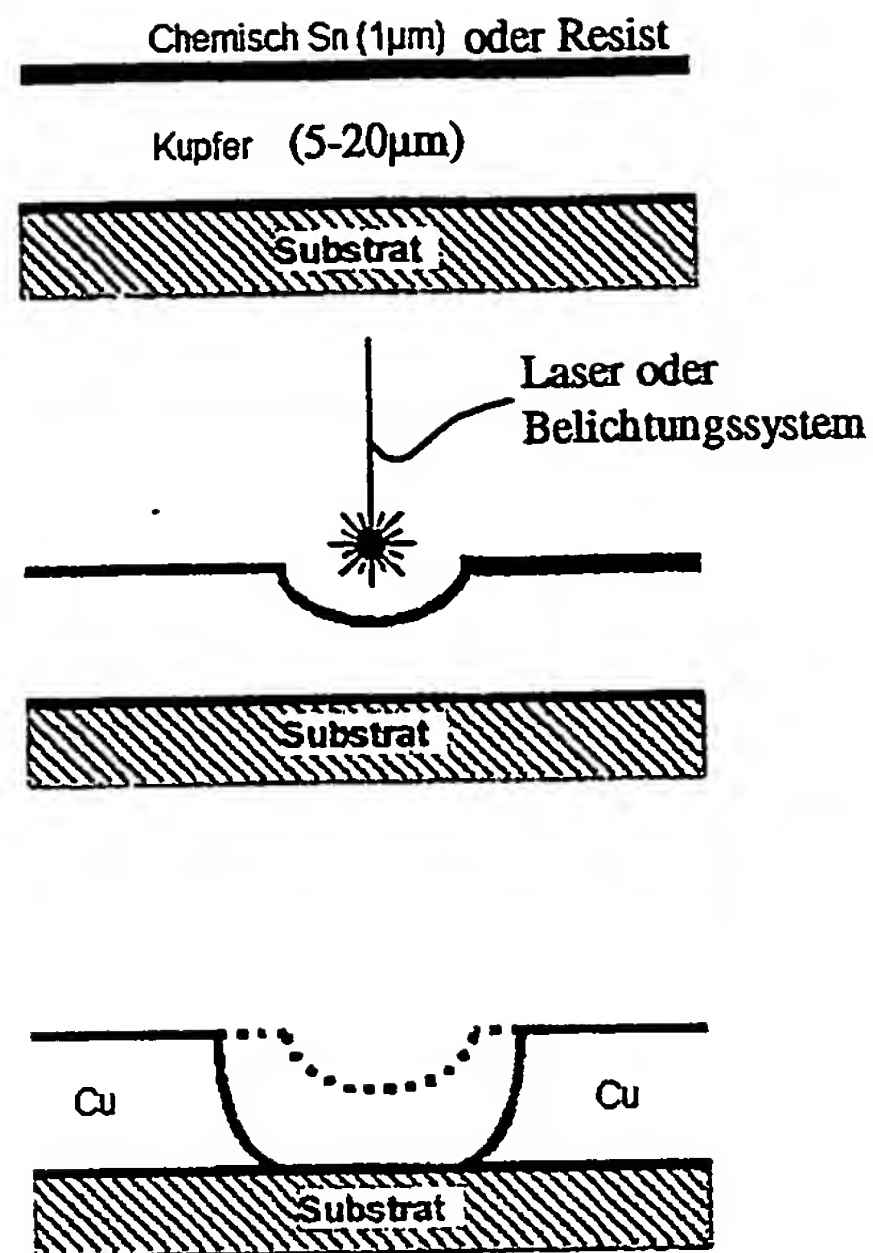


FIG 2

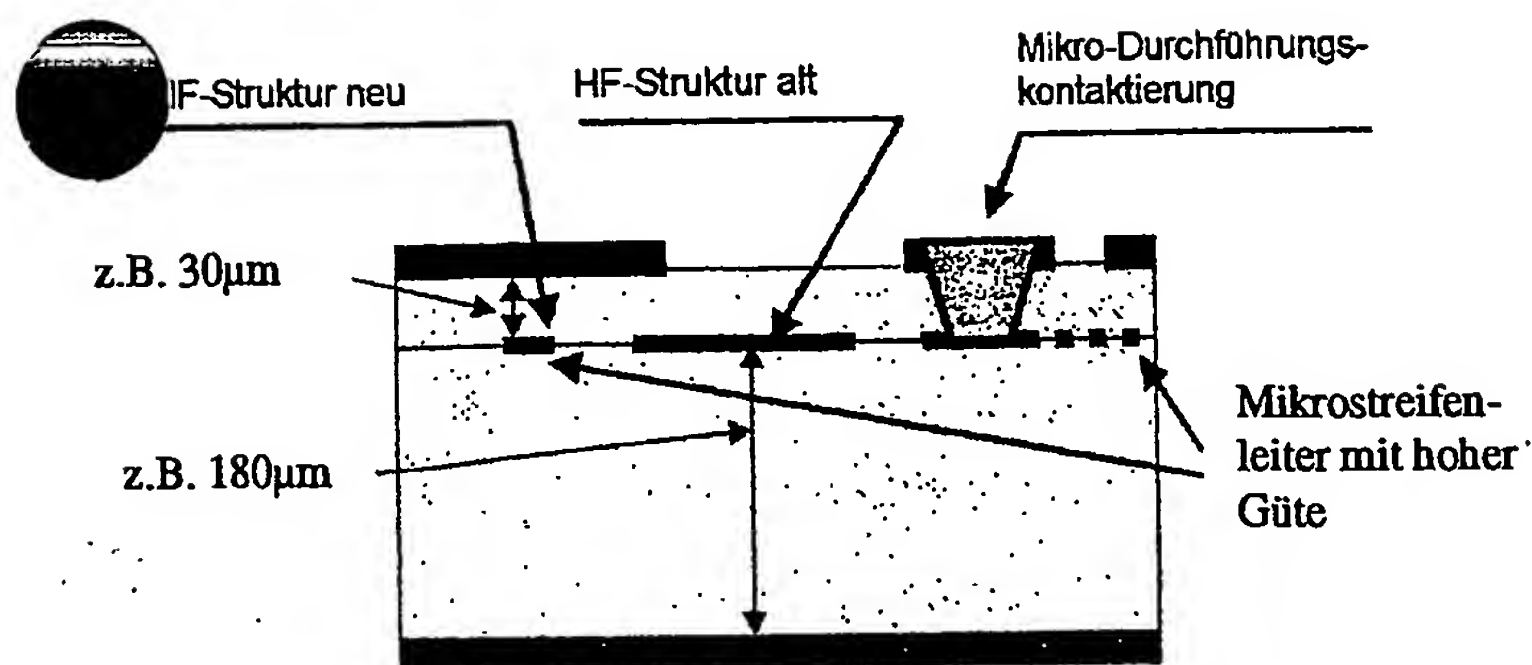


FIG 3

Flächenvergleich
alt



neu



FIG 4

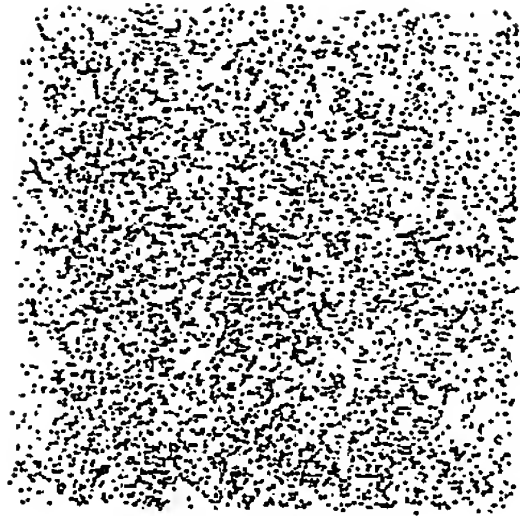


FIG 5

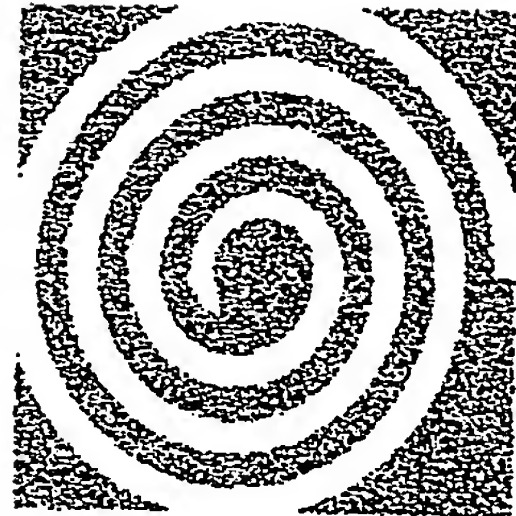


FIG 6

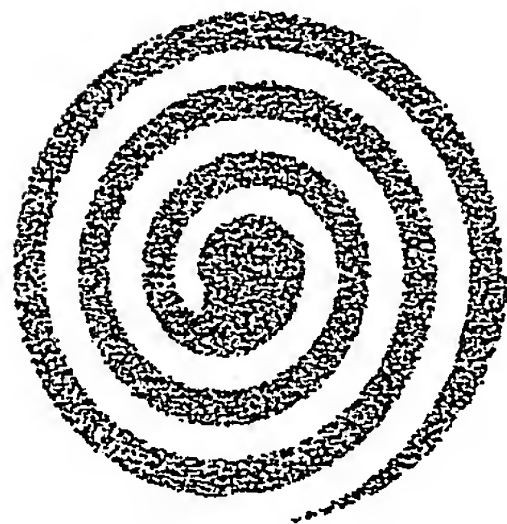


FIG 7

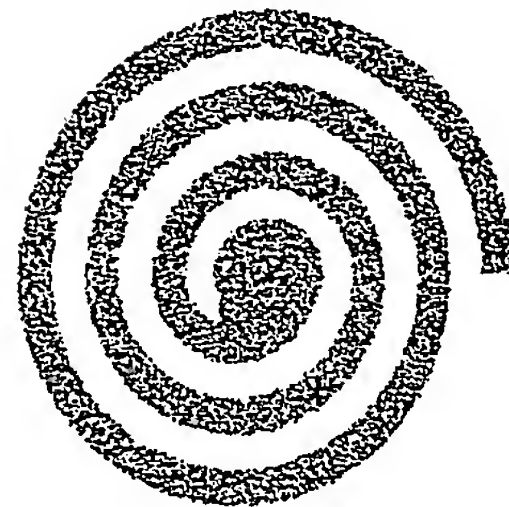


FIG 8

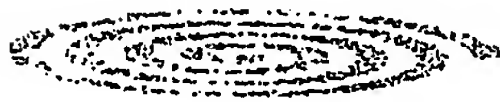


FIG 9



FIG 10

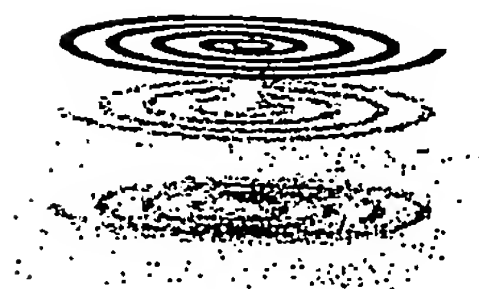


FIG 11

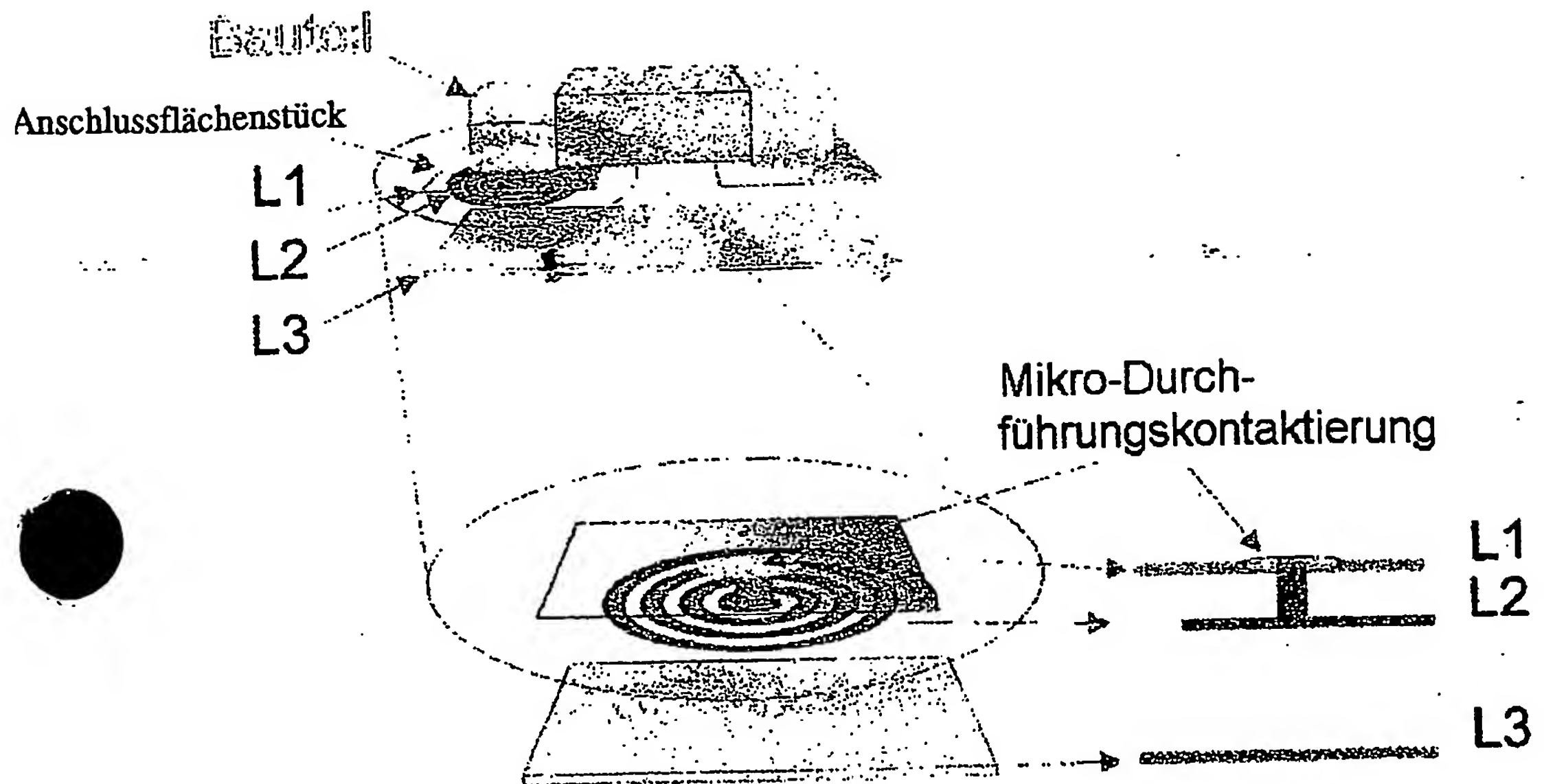


FIG 12

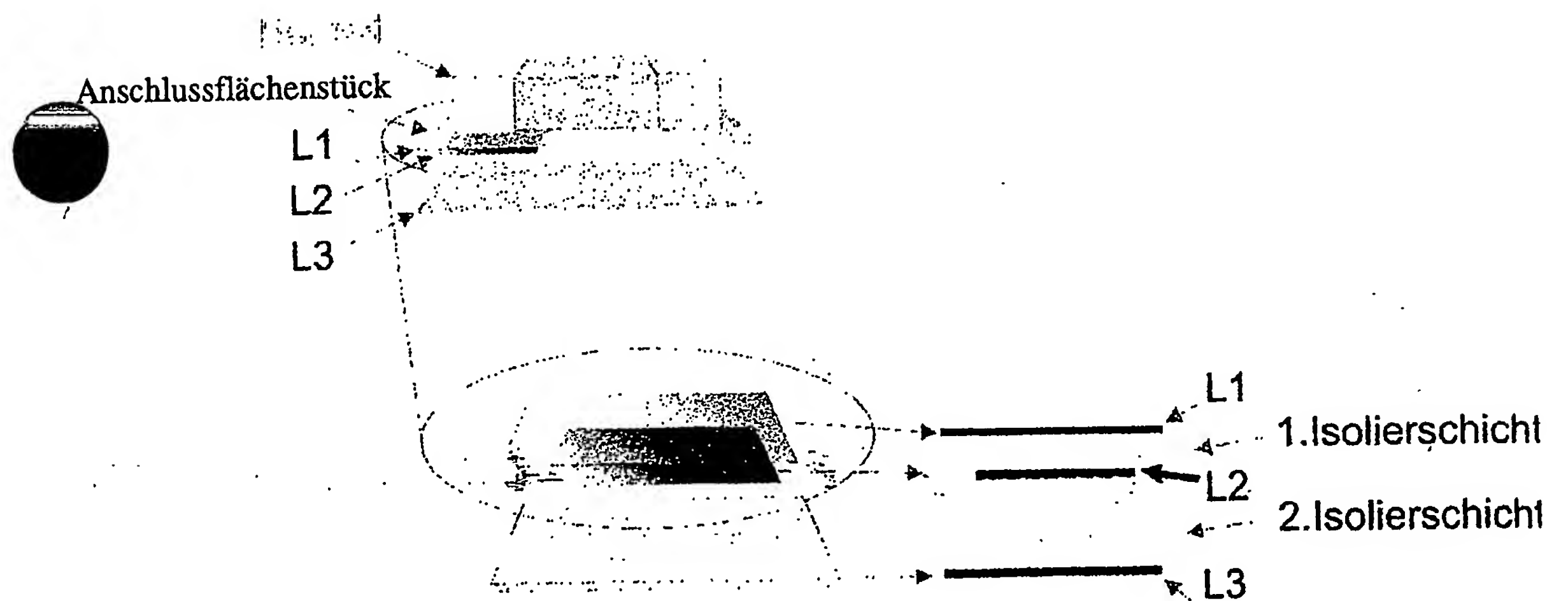


FIG 13

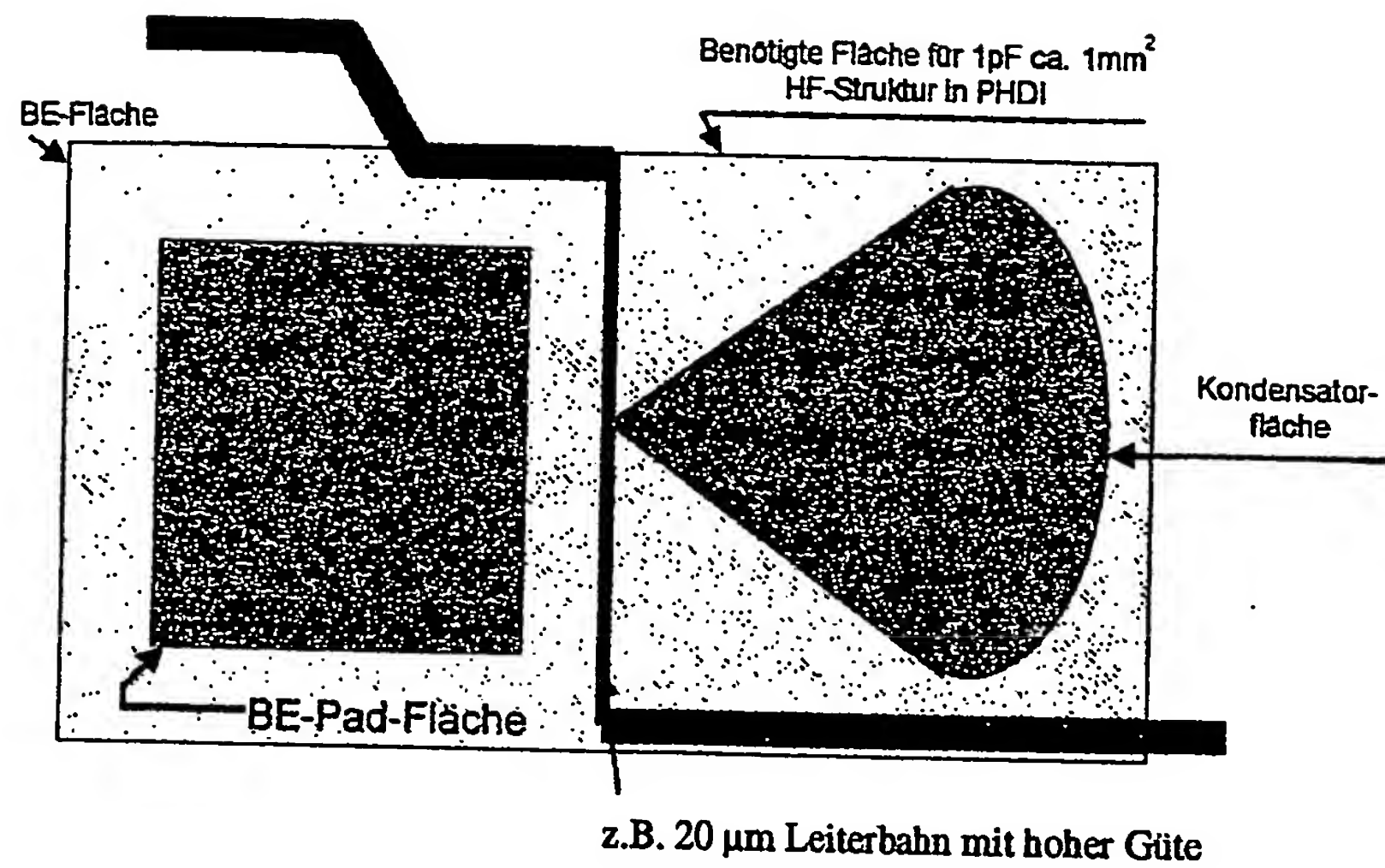


FIG 14

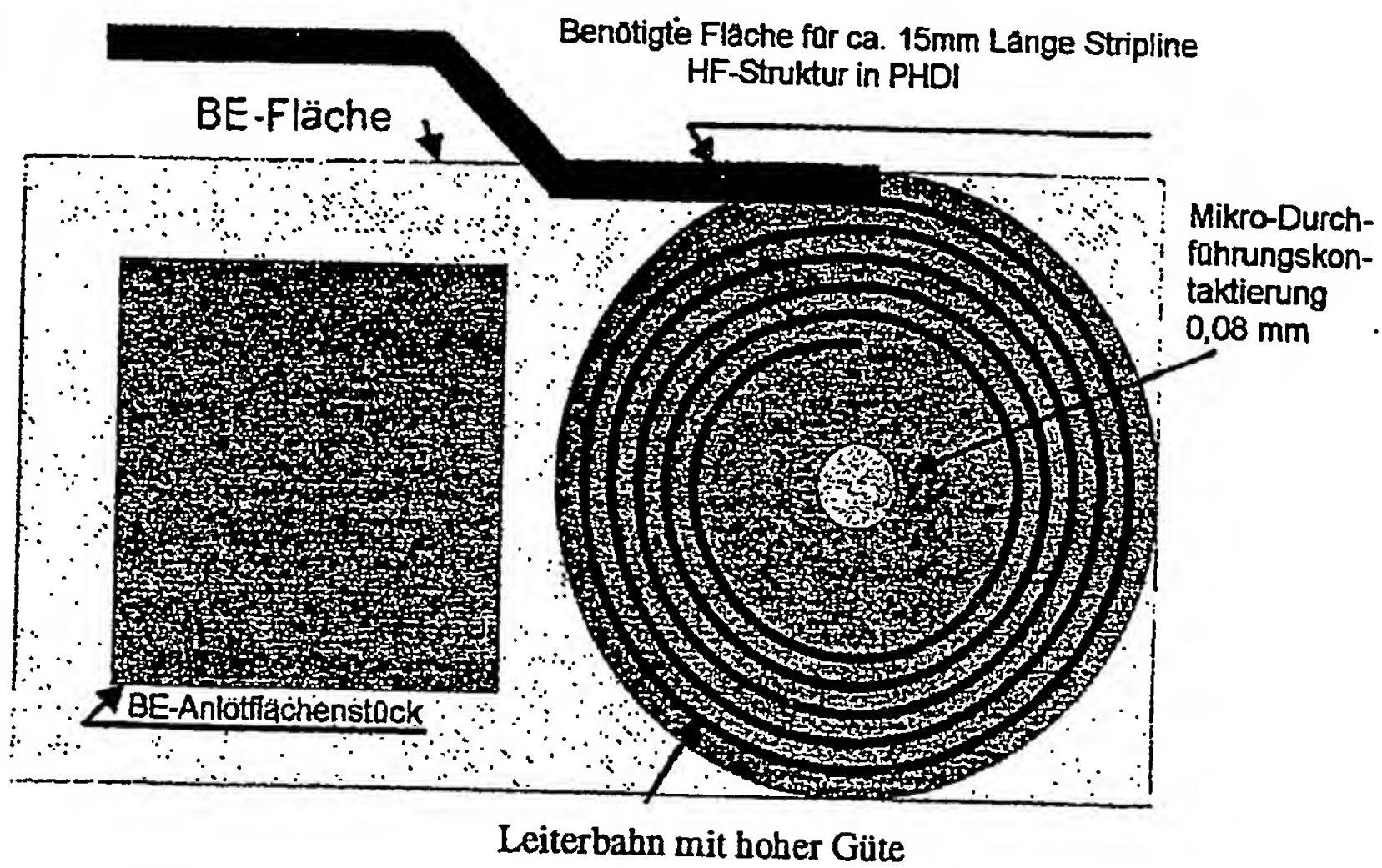


FIG 15

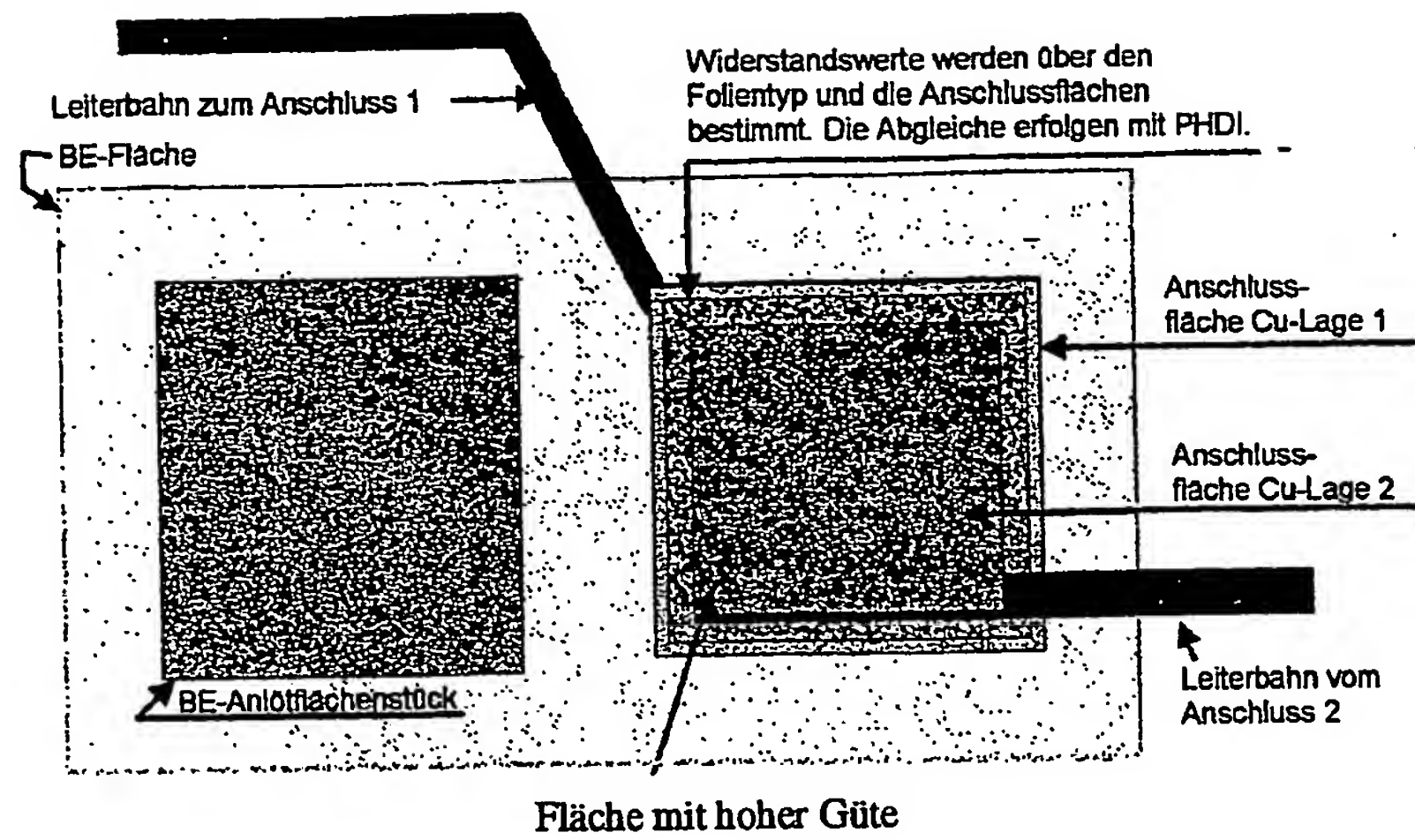
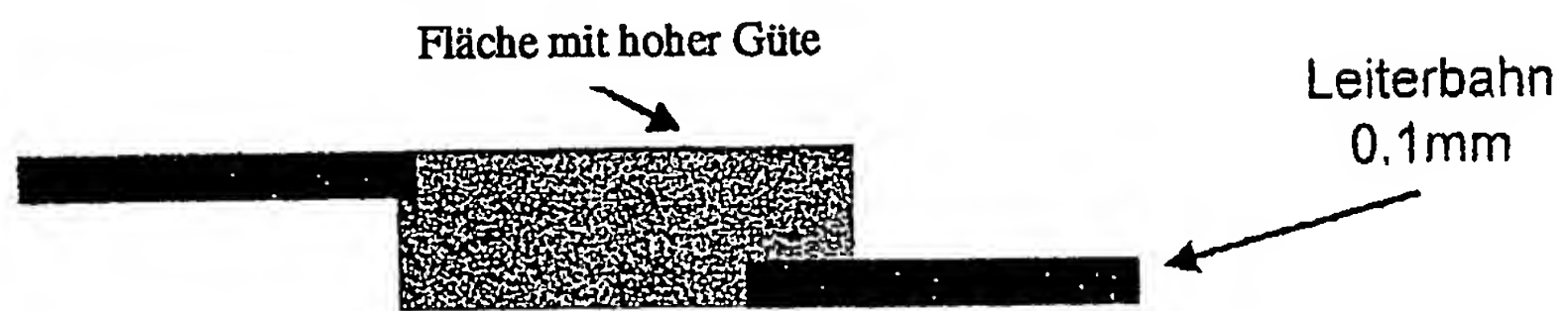
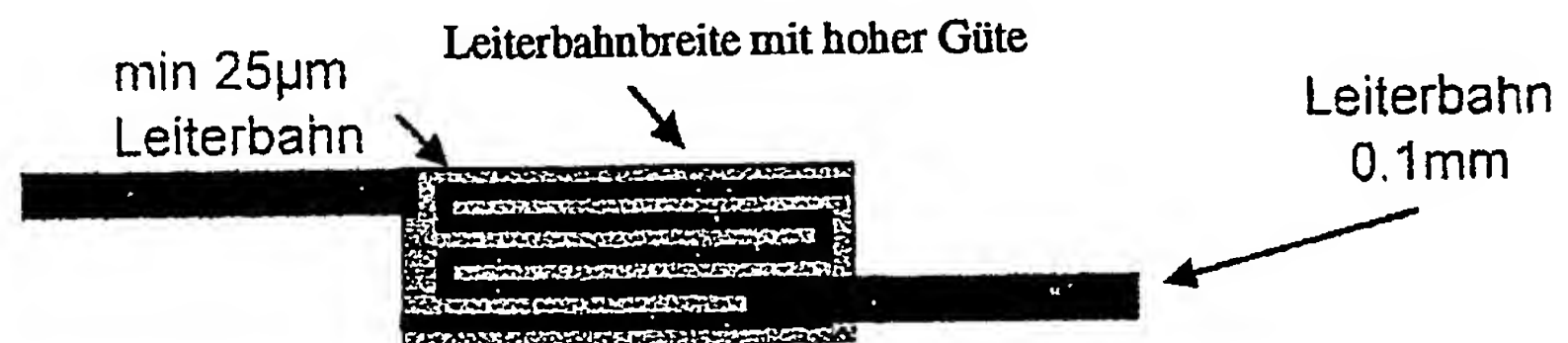


FIG 16

Vor dem Laserprozess:



Nach dem Laserprozess:



This Page is inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ BLACK BORDERS
- ☒ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☐ BLURED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☒ COLORED OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REPERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images
problems checked, please do not report the
problems to the IFW Image Problem Mailbox**